

創エネ・省エネデバイスを目指す
異種半導体材料の貼りあわせ*

重 川 直 輝*1

Bonding of Dissimilar Semiconductor Materials for Energy-Harvesting and Energy-Saving Devices

Naoteru SHIGEKAWA*1

*1Department of Applied Physics and Electronics, Graduate School of Engineering, Osaka City University, 3-3-138 Sugimoto, Sumiyoshi-ku, Osaka-shi, Osaka 558-8585, Japan

(Received June 2, 2017, Accepted August 23, 2017)

Research activities on surface activated bonding (SAB) of dissimilar semiconductor materials for targeting advanced energy-harvesting and energy-saving devices are reviewed. The structural and electrical properties of interfaces fabricated using the SAB technologies are examined. The change in the interface characteristics due to annealing after bonding is highlighted. The characteristics of SAB-based hybrid multi-junction solar cells, SiC/Si junctions as prototypes of wide bandgap/narrow bandgap hetero structures, and single-crystal diamond/Si junctions for integrating diamond and Si devices in the future are discussed.

1. はじめに

バンド構造が設計された異種半導体接合（ヘテロ接合）を半導体デバイスに応用することにより，単一材料からなるデバイスをしのぐ性能が実現されている（バンドエンジニアリング）．結晶成長上の制約のために，実用化されているほとんどのヘテロ接合は同一の結晶構造・対称性を持ち，格子定数差や熱膨張係数差が小さい材料の組み合わせから作製されている．デバイス性能を更に高めるためには，ヘテロ接合作製のための材料の選択範囲を広げることが必要である¹⁾．

異種材料の貼り合せ（接合）により，結晶構造や格子定数の違いが克服され，結晶成長では困難と思われるヘテロ接合が実現される^{1,2)}．典型的な貼り合せの手法としては，酸ないしアルカリ溶液で試料表面を親水性処理ないし疎水性処理した後に貼り合せするという「直接接合法」³⁻⁵⁾が知られている．すでにこの手法で種々のヘテロ接合デバイスが作製されており，それらの特性が報告されている⁶⁾．しかしながら，この方法にはウェットプロセスであること，強固かつ低抵抗な接合界面を実現するために接合後の高温熱処理が必要であること，接合界面に残留酸素が存在すること，という課題がある．

近年，超高真空中で Ar 等の不活性ガスの原子ビームを試料表面に照射し，表面の自然酸化膜を除去した後に（表面活性化），真空チャンバ内で試料同士を荷重をかけて接合する，という表面活性化接合（Surface-Activated Bonding, SAB）技術が注目されている（Fig. 1）^{7,8)}．直接接合と比較して SAB にはドライプロセスであること，低温（常温）での貼り合せが可能であること，という特徴がある．これまで，Si/Si 接合^{7,9-11)}，Si/InP 接合¹²⁾，Si/GaAs 接合^{13,14)}，Si/

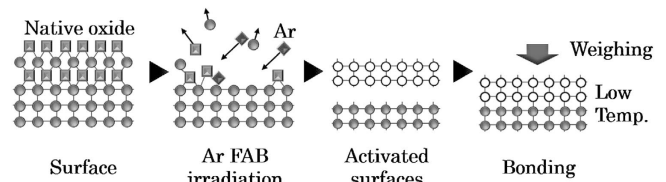


Fig. 1 Schematic process in surface-activated bonding.

InGaP 接合¹⁵⁾等の同種・異種半導体の貼り合せ，Al/Si 接合^{16,17)}等の金属（箔）と半導体の貼り合せ，Cu/Au 接合¹⁸⁾等の金属同士の貼り合せが実現され，化合物半導体多接合太陽電池¹⁹⁾や 3 次元 LSI⁸⁾作製への応用が進められている．

我々は，次世代の創エネルギーデバイス，省エネルギーデバイスを実現する手段としての SAB 技術に着目し，デバイスプロセスへの SAB の導入の可能性を探索している．具体的には，(1) 高効率と低コストを両立する Si 上化合物半導体多接合太陽電池²⁰⁻²²⁾，(2) 高周波・高耐圧でのデバイス動作を目標とするワイドギャップ・ナローギャップヘテロ接合²³⁻²⁷⁾，(3) ダイヤモンドと Si の機能集積を目指すダイヤモンド単結晶と Si 基板の貼り合せ²⁸⁾，の研究開発を行っている．本稿では，我々のグループで進めている上記(1)~(3)の進捗を紹介するとともに今後の発展を展望する．なお，本研究で使用した貼り合せ試料は，チャンバ内の到達圧力<1E-5 Pa において，加速電圧~1-2 kV の Ar 原子ビームを用いて表面活性化し，荷重~1-10 MPa という条件で常温で貼り合せることにより作製した．

2. Si/Si 接合の作製・評価

2.1 表面及び接合界面の形状評価

異種材料の貼り合せに先立つ予備検討として，Ar 原子ビーム照射による Si 基板表面形状の変化，及び Si/Si 接合の接合界面構造を評価した．Ar 原子ビーム照射により，Si 基板表面の平均粗さ Ra が増加すること，2-3 nm/min. の速

* 平成29年1月20日 日本真空学会関西支部第9回実用技術セミナーで発表

*1 大阪市立大学工学研究科電子・物理工学科（〒558-8585 大阪府大阪市住吉区杉本 3-3-138）

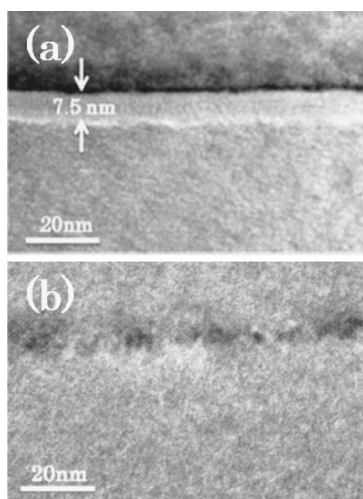


Fig. 2 TEM images of interfaces in Si/Si junctions (a) without annealing and (b) annealed at 1000 °C for 1 min. in the nitrogen ambient (Ref. 29).

度で表面がエッチングされることを確認した。Si/Si 接合を窒素雰囲気中で1000°C, 1 分間熱処理した。熱処理前後の試料の断面 TEM 観察を行い, 熱処理前の界面には厚さ数 nm のアモルファス層が形成されること (Fig. 2(a)), 熱処理によってアモルファス層が再結晶化すること (Fig. 2(b)) を確認した²⁹⁾。Ar 原子ビーム照射による表面の平均粗さの増加, 表面のエッチング, 接合界面におけるアモルファス層の形成と熱処理に依る消失は高木等の報告^{9,10)}と合致する。

2.2 接合界面の電気特性

異種半導体貼り合せのデバイス応用を進める上で, 接合界面の電気特性の評価・制御は重要な技術課題である。上記の通り, Ar 原子ビームを用いた表面活性化の過程で試料表面の荒れが増加し, エッチングが進行する。更に熱処理を行う前の接合界面にはアモルファス層が形成されている。これらより, 接合界面には界面準位が形成されており, 接合界面の電気特性が影響を受けると思われる。一方では接合後の熱処理によってアモルファス層が再結晶化することから, 界面の電気特性も熱処理によって改善されると考えられる。本節では接合界面の電気特性に対する熱処理の効果に着目し, 電荷中性点モデル³⁰⁾を用いて解析した結果を紹介する。

電荷中性点モデルにおいては, バンドギャップ中のあるエネルギー位置 (電荷中性点) よりも低エネルギーに位置する界面準位は, 電子をトラップしている時は中性であり, 電子をトラップしていない時は正電荷となる (ドナーライクなトラップ)。一方, バンドギャップ内の電荷中性点よりも高エネルギーに位置する界面準位は, 電子をトラップしている時は負電荷となり, 電子をトラップしていない時は電気的に中性である (アクセプターライクなトラップ)。従って, 電荷中性点と界面のフェルミ準位の位置関係により, 界面の正味の電荷は正ないし負となる。p 型半導体同士の接合においては, 通常, 界面におけるフェルミ準位は電荷中性点よりも低い位置にあるため, 界面には正の電荷が存在する。界面の正電荷の影響を打ち消すために接合界面付近には空乏層 (負の空間電荷) が形成される。その結果, ホールに対するポテン

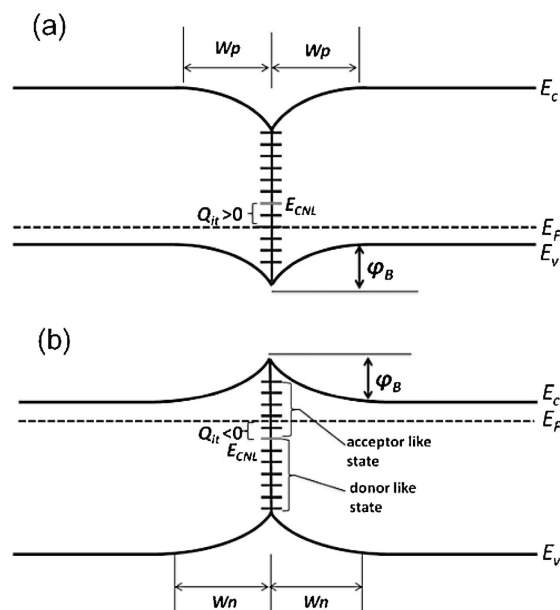


Fig. 3 Schematic band profiles in (a) junctions of p-type semiconductors and (b) junctions of n-type semiconductors based on the charge neutrality level model.

シャル障壁が形成され, 界面と垂直方向の電気抵抗 (界面抵抗) が増加すると考えられる (Fig. 3(a))。一方 n 型半導体同士の接合においては, 界面におけるフェルミ準位は電荷中性点よりも高エネルギー側に位置する。従って, 界面には負の電荷が存在する。その影響を打ち消すために接合界面付近に電子に対するポテンシャル障壁が形成される。従って p 型半導体同士の接合同様に界面抵抗が増加すると考えられる (Fig. 3(b))。

p-Si(100)基板 (アクセプター濃度 $2.4 \times 10^{17} \text{ cm}^{-3}$) 同士, n-Si(100)基板 (ドナー濃度 $4.8 \times 10^{16} \text{ cm}^{-3}$) 同士を貼り合せることにより p-Si/p-Si 接合, n-Si/n-Si 接合を作製し, 熱処理温度と電流-電圧特性 (I-V 特性) の関係を調べた²⁹⁾。室温における I-V 特性の熱処理温度依存性を Fig. 4(a) 及び Fig. 4(b) に示す。I-V 特性は熱処理によって大きく変化している。上で述べたことより接合界面にバリア障壁が形成され, その高さが熱処理によって著しく変化することを意味する。

電荷中性点モデルに加えて, 以下の仮定を用いて解析を行った。

- 電荷中性点の位置及び界面準位密度は, 貼り合せ条件及び熱処理条件に依存し, 基板の不純物濃度, 極性には依存しない。
- 界面準位密度はバンドギャップ内でのエネルギー位置に依らず一定である。
- バイアス電圧 0 V における接合界面のコンダクタンスは, ポテンシャル障壁高さから thermionic emission モデルにより決定される。

これらのモデル・仮定を用いて, p-Si/p-Si 接合界面, n-Si/n-Si 接合界面におけるポテンシャル障壁高さ, 界面準位密度を求めた。それらの熱処理温度依存性を Fig. 5 に示す。事前の予測通り, 1000°C における熱処理により界面準位密度

が $1 \times 10^{13} \text{ cm}^{-2} \text{ eV}^{-1}$ から $2 \times 10^{12} \text{ cm}^{-2} \text{ eV}^{-1}$ まで低下している。n-Si/n-Si 接合のポテンシャル障壁高さが熱処理温度 600°C においてピークを持つ。熱処理による界面準位密度と電荷中性点の変化のバランスによるものと考えられる。我々は同様の手法で p-GaAs/p-GaAs 接合, n-GaAs/n-GaAs 接合

の電気特性を評価し, GaAs/GaAs 接合においても Si/Si 接合同様に熱処理によって界面準位密度が低下することを示した³¹⁾。

3. SAB による多接合太陽電池

3.1 多接合化のメリット

太陽電池は白色光（連続スペクトル）である太陽光のフォトンエネルギーを電力に変換するデバイスである。1つのpn接合（単接合）からなる太陽電池では, pn接合を構成する半導体材料のバンドギャップと比較して小さなエネルギーを有するフォトン吸収されず発電に寄与しない（透過損失）。一方, 半導体材料のバンドギャップと比較して大きなエネルギーを有するフォトン吸収され電子・正孔対を生成し発電に寄与する。しかしながら, 通常の太陽電池構造ではフォトンのエネルギーとバンドギャップの差分は熱となって散逸し, 電力として外部に取り出すことはできない（熱損失）。これら2つの損失メカニズムにより, 単接合太陽電池の変換効率は制限される（Fig. 6(a)）。

多接合太陽電池は, 異なるバンドギャップを有する複数の太陽電池（サブセル）をバンドギャップの広い物から狭い物へ積層することにより構成される（Fig. 6(b)）。短波長の光は単接合太陽電池と比べて, バンドギャップの広いサブセルによって吸収されるため熱損失が抑制される。かつ, 単接合太陽電池では吸収できなかった長波長の光もバンドギャップの狭いサブセルにより吸収されるため, 透過損失も減少する。その結果, 各サブセルのバンドギャップを適切に設計することにより単接合太陽電池をしのぐ変換効率を実現され

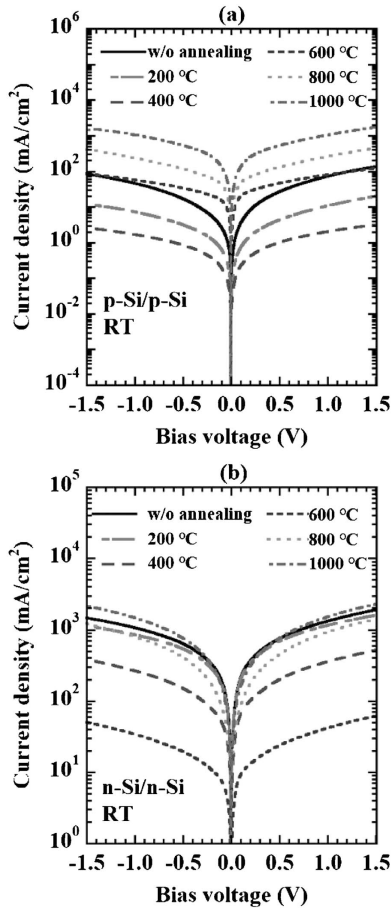


Fig. 4 Room-temperature I-V characteristics measured of (a) annealed junctions of p-Si (100) substrates (acceptor concentration: $2.4 \times 10^{17} \text{ cm}^{-3}$) and (b) annealed junctions of n-Si (100) substrates (donor concentration: $4.8 \times 10^{16} \text{ cm}^{-3}$) (Ref. 29).

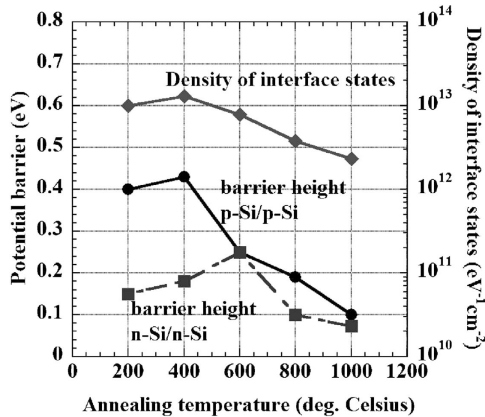


Fig. 5 Dependencies on annealing temperature of potential barrier heights at bonding interfaces in p-Si (100)/p-Si (100) junctions and n-Si (100)/n-Si (100) junctions as well as the density of interface states at Si/Si interfaces (Ref. 29).

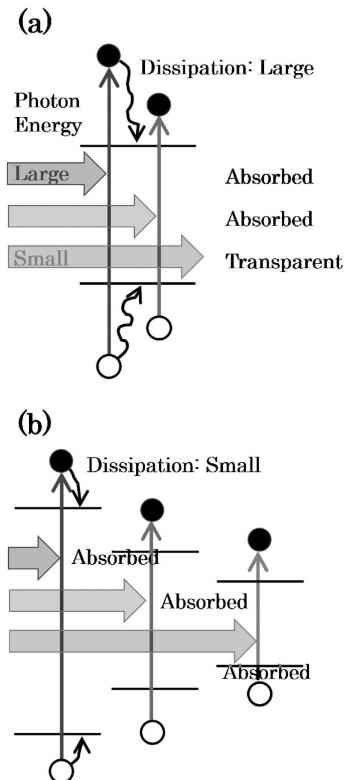


Fig. 6 Dominant loss mechanisms of (a) single-junction solar cells and (b) multi-junction solar cells.

る³²⁻³⁴). 更に最もバンドギャップが狭いサブセル (ボトムセル) を Si で作製しその上に化合物半導体からなるサブセルを配置することにより, 高効率と低コストの両立が可能となる. 通常, Si ボトムセル上に太陽電池構造のような化合物半導体厚膜を結晶成長することは困難であるため, SAB によりこれらを接合する²⁰⁻²²). 接合層には高濃度 GaAs 層と高濃度 Si 層を使用する.

3.2 低界面抵抗 GaAs/Si 接合の実現

太陽電池において高い変換効率を実現するためには, その直列抵抗 (シリーズ抵抗) の低減が必要不可欠である. SAB により多接合太陽電池を作製する場合, 接合界面の抵抗を減少させる必要がある. 3 接合太陽電池作製に先立つ予備検討として, Si と化合物半導体の接合において, 接合層の不純物濃度, 接合後の熱処理が界面抵抗低減に及ぼす効果を調べた^{35,36}).

不純物濃度, 極性の異なる種々の基板 (Si, GaAs, InGaP) を貼り合せて pn 接合を作製し I-V 特性を測定した. 接合界面の抵抗と実効不純物濃度 $N^* = \frac{N_A \cdot N_D}{N_A + N_D}$ の関係を Fig. 7 (a) に示す (N_A : p 層のアクセプター濃度, N_D : n 層のドナー濃度). 接合層の不純物濃度を高めることで pn 接合の空乏層幅が減少し界面抵抗が低下する. 不純物濃度が 10^{19} cm^{-3} 以上の高濃度層同士を接合することにより $0.1 \Omega \text{ cm}^2$ 程度の低界面抵抗を実現することが可能となる³⁵).

更に, n^+ -GaAs (ドナー濃度 $1 \times 10^{19} \text{ cm}^{-3}$) / n^+ -Si (同 $2 \times 10^{19} \text{ cm}^{-3}$) 接合において界面抵抗の熱処理温度依存性を評価した. 熱処理温度の上昇により界面抵抗は低下し, $400 \text{ }^\circ\text{C}$ での熱処理により $0.074 \Omega \text{ cm}^2$ を得た (Fig. 7 (b))³⁶). 同一半導体の接合の場合と同様に熱処理により界面特性が改善

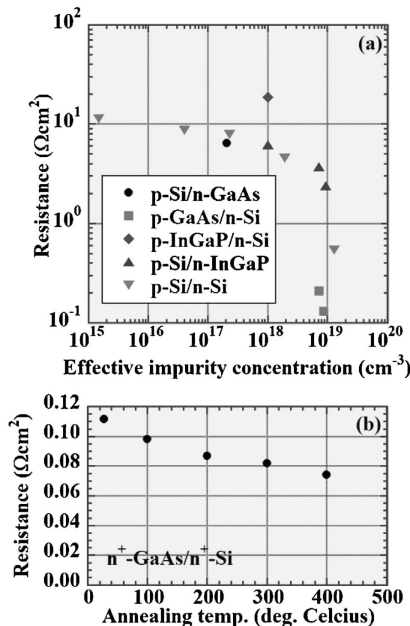


Fig. 7 (a) Relationship between the resistance at 0 V in pn junctions made of dissimilar materials and the effective impurity concentration (Ref. 35). (b) Dependence of interface resistance on annealing temperature in n^+ -GaAs/ n^+ -Si junctions (Ref. 36).

し抵抗が低下したものと考えられる.

標準的な模擬太陽光スペクトル (Air Mass 1.5 G/1 sun) を用いると, Si 上の 2 接合太陽電池で発生する電流は理想値で 22 mA/cm^2 と求まる. 界面抵抗 $0.1 \Omega \text{ cm}^2$ の場合, 抵抗に起因する損失は $4.8 \times 10^{-2} \text{ mW/cm}^2$ と見積もられる. この値は模擬太陽光の入射強度 100 mW/cm^2 と比較して著しく小さく, 従って今回得られた界面抵抗値は, 太陽光を絞り込まない非集光動作を前提とすると許容範囲内にあるものと考えられる.

3.3 InGaP/GaAs/Si 3 接合太陽電池の作製・評価²²⁾

p-Si(100) 基板への P 及び B イオン注入及び活性化アニールにより簡易的な Si ボトムセル構造を作製した. GaAs 基板上に MOCVD 法により n-on-p InGaP/GaAs 2 接合太陽電池構造を結晶成長した. これらを SAB により接合し In-GaP/GaAs/Si 3 接合太陽電池構造を作製した. 各サブセルのバンドギャップはトップセル (InGaP) : 1.88 eV , ミドルセル (GaAs) : 1.42 eV , ボトムセル (Si) : 1.12 eV である. 具体的なプロセス手順は, GaAs 基板除去, 露出したエピ層表面へのくし形エミッタ電極形成, メサエッチング, 反射防止膜形成, Si 基板裏面へのベース電極形成である. GaAs 基板除去の際に接合界面の剥離は生じないことを確認した.

5 mm 角の 3 接合太陽電池の AM 1.5 G/one sun の条件で測定した I-V 特性を Fig. 8 (a) に示す. 変換効率の実測値

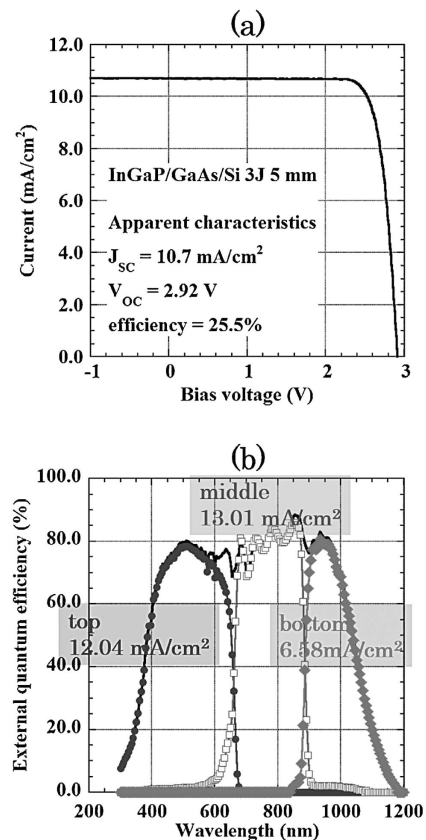


Fig. 8 (a) I-V characteristics of a 5-mm-by-5-mm InGaP/GaAs/Si triple-junction solar cell measured under the solar irradiance of Air Mass 1.5 G/one sun. (b) External quantum efficiency spectra of InGaP/GaAs/Si triple-junction solar cells (Ref. 22).

は25.5%である。シャドウロス等の寄生因子の効果を除くことにより $\approx 26\%$ と推定される。詳細釣り合いの原理³⁷⁾にもとづくInGaP/GaAs/Si 3 接合太陽電池の変換効率の理想値は35%と求められ、測定結果と理想値との間には9ポイントの相違がある。この太陽電池の外部量子効率スペクトルをFig. 8(b)に示す。同図中にはAM 1.5 G/one sunに相当する入射光に対して各サブセルで発生する電流値をあわせて示している。Si ボトムセルで発生する電流値がトップセル、ミドルセルで発生する電流値を下回っている。変換効率を理想値に近づけるためには、Si ボトムセルの構造を見直し、同サブセルで発生する電流を増加させることが必要である³³⁾。

4. SABによる新ヘテロ構造の実現

4.1 Si/4H-SiC 接合の形成及び特性評価

一般にナローギャップ半導体材料は電子移動度、飽和速度が高く高周波デバイスに適している反面、耐圧が低いという問題点がある³⁸⁾。高耐圧であるワイドギャップ半導体材料と組み合わせることにより動作速度・耐圧の両面で優れたデバイス特性の実現が期待される。本節ではナローギャップ材料として面方位が(100)のSi、ワイドギャップ材料として4H-SiC エピ層をとりあげる。Si(100)面と4H-SiC表面とは対称性が異なるため、これらからなるヘテロ構造を結晶成長により作製することは極めて困難と思われる。我々はSABを用いてSi/4H-SiC接合を作製し、その電気特性を評価した²³⁻²⁷⁾。

予め裏面にオーミック電極を形成した4H-SiC(0001)エピ基板(層構造:n型4H-SiC基板/バッファ層($1 \times 10^{18} \text{ cm}^{-3}$, $0.5 \mu\text{m}$)/エピ層($5.4 \times 10^{15} \text{ cm}^{-3}$, $10 \mu\text{m}$))とp⁺-Si(100)基板($2.6 \times 10^{19} \text{ cm}^{-3}$)を接合し^{23,26)}, pnダイオードを作製した。窒素雰囲気中で1000°C, 1分間熱処理し、断面構造やI-V特性の環境温度依存性の熱処理による変化を調べた²⁴⁾。Fig. 9(a), (b)に示すように、断面TEM観察によ

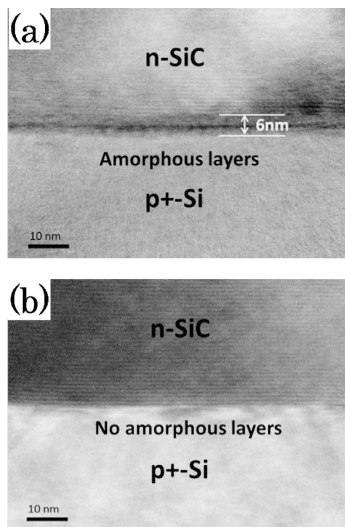


Fig. 9 TEM images of (a) p⁺-Si/n-4H-SiC interfaces without annealing and (b) the interfaces after annealing at 1000°C for 1 min. in nitrogen ambient (Ref. 24).

り、Si/Si 接合界面と同様に熱処理によって界面のアモルファス層が消失(再結晶化)することを確認した。熱処理前後のI-V特性の温度依存性をFig. 10(a), (b)に示す。熱処理により室温における順方向特性が改善(熱処理前に見られた、再結合に起因する“hump”の消失)するとともに逆方向電流が著しく減少している。逆方向電流は直接接合によるpnダイオードの値(-3 V にて 10^{-4} mA/cm^2)³⁹⁾と比較して2桁小さい。

-3 V における電流の温度依存性をFig. 11に示す。電流値は $\exp(-E_A/k_B T)$ に比例して変化している(E_A : 活性

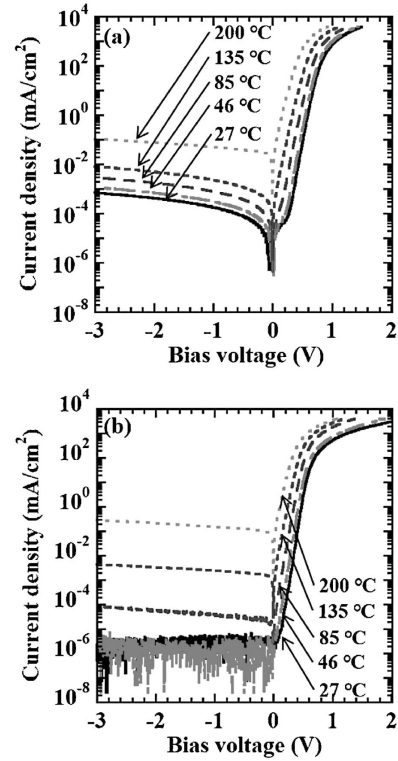


Fig. 10 (a) I-V characteristics of p⁺-Si/n-4H-SiC junctions measured at temperatures below 200°C before annealing. (b) I-V characteristics after annealing at 1000°C for 1 min. in nitrogen ambient (Ref. 24).

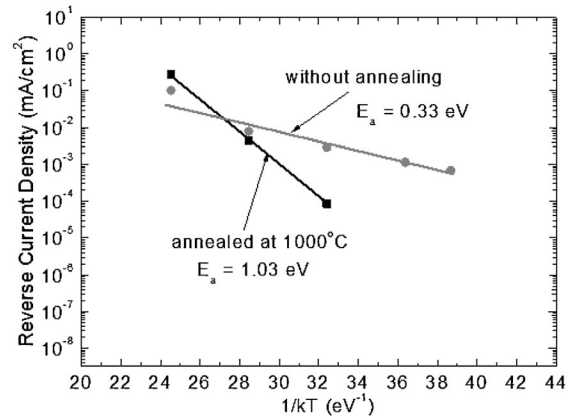


Fig. 11 Dependencies of reverse-bias currents at -3 V on the ambient temperature in (a) as-fabricated p⁺-Si/n-4H-SiC junctions and (b) the junctions after annealing at 1000°C for 1 min. in nitrogen ambient (Ref. 24).

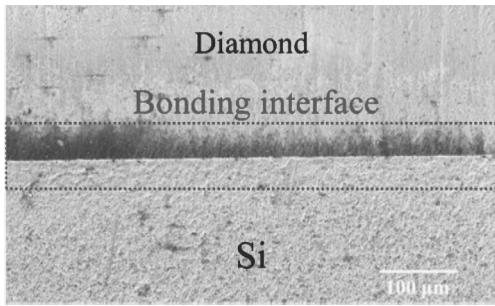


Fig. 12 An SEM image of single-crystal diamond/Si interfaces (Ref. 28).

化エネルギー, k_B : ボルツマン定数, T : 環境温度). 熱処理によって E_A は 0.33 eV から 1.02 eV へと増加した. 熱処理後の E_A は Si のバンドギャップ (1.12 eV) にはほぼ等しい.

これらの結果は, (i)熱処理前の接合界面には高濃度の界面準位が存在し, 逆方向電流は主にその準位を介してのトンネル (Trap-Assisted Tunneling) に依ること, (ii)熱処理によって界面特性が改善され, p+-Si 中の価電子帯から伝導帯へ熱励起された電子が SiC 層へトンネルすることによって逆方向電流が生じていること, を意味する. すなわち, Si/Si 接合同様に熱処理が接合界面の構造変化をもたらす, 電気特性の改善につながったと考えられる.

更に我々は n-4H-SiC/p-Si 接合をエミッタ/ベース接合とするヘテロ接合バイポーラトランジスタ (HBT) を作製し, SAB によって形成される界面を介して少数キャリアが注入可能であることを示した²⁷⁾.

4.2 ダイヤモンド/Si 接合の形成

究極のワイドギャップ半導体とされるダイヤモンド単結晶と Si 基板を接合した²⁸⁾. 接合後の試料の断面 SEM 像を Fig. 12 に示す. 界面に空隙は観察されず, 良好な接合が得られていることが分かる.

我々は更に接合界面付近の断面 TEM 観察及び電子エネルギー損失分光 (Electron Energy Loss Spectroscopy, EELS) 測定を行った. 結果を Fig. 13 に示す. 界面付近のダイヤモンド層 (図中 point 1, point 2) の EELS 信号には炭素の σ 軌道と π 軌道の寄与を観測した. 一方で界面から十分離れたダイヤモンド単結晶の内側部分の EELS 信号には σ 軌道の寄与のみが観測された. また, Ar 原子ビーム照射の前後でダイヤモンド単結晶表面の C1s 軌道の X 線光電子分光 (X-ray Photoemission Spectroscopy, XPS) 測定を行い, Ar 原子ビーム照射により, sp^2 軌道の信号強度が増加し sp^3 軌道の信号強度を上回ることを見出した.

以上のことから, 表面活性化処理によってダイヤモンド単結晶表面が一部グラファイト化することで, 常温で Si 基板との接合が実現したものと考えられる. 今後, メカニズムの更なる解明及び接合されたダイヤモンドと Si の集積化に向けた研究の進展が期待される.

5. まとめ及び将来展望

本稿では, 我々の研究グループで進めている SAB を用いたデバイスプロセスの研究状況を紹介した. SAB により,

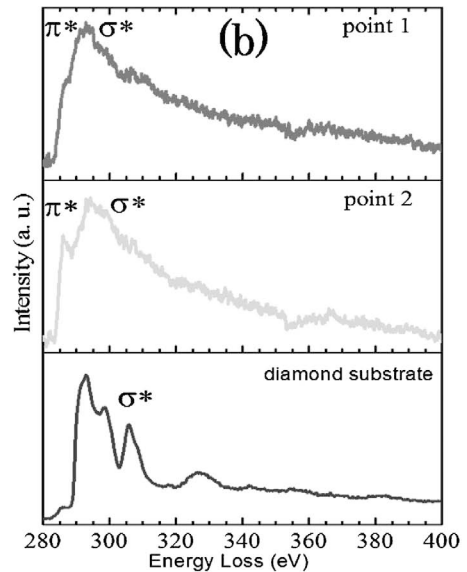
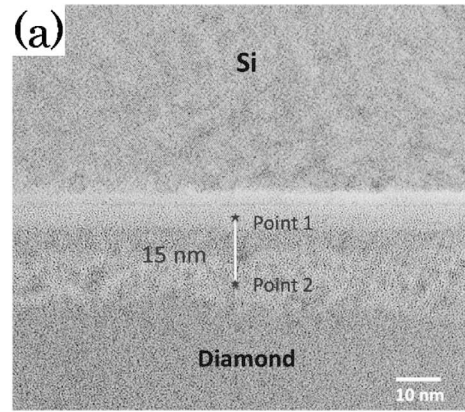


Fig. 13 (a) A TEM image and (b) EEL spectra of single-crystal diamond/Si interfaces (Ref. 28).

従来は作製困難であった半導体ヘテロ接合が作製可能となった. SAB によって作製される半導体ヘテロ接合界面付近には厚さ数 nm にわたってアモルファス層が存在している. 接合後の熱処理によってアモルファス層は再結晶化する. このような数 nm の範囲の構造変化は I-V 特性などの巨視的な界面の電気特性に大きな変化をもたらすことを示した.

SAB を用いて作製した InGaP/GaAs/Si 3 接合太陽電池, Si/SiC 接合を用いた pn ダイオード, ダイヤモンド/Si 接合の特性を議論した. 応用の観点からは, 接合層の高濃度化や接合後の熱処理により, 接合界面に生ずる界面準位の影響を抑制する, ないし界面準位密度を低減させるという手法が有効と思われる. 長期的には, 「ナノスケールバンドエンジニアリング」と言うべき, ナノメートルスケールでの界面の構造, 界面準位の発生, それらのプロセスによる変化を積極的に活用する貼り合せ界面の設計技術, デバイス応用技術が立ち上がることを期待したい.

謝辞

本稿で紹介する成果は梁剣波講師, 当研究室の卒業生, 在

† 「ナノスケールバンドエンジニアリング」というコンセプトは東京大学・杉山正和氏との議論の中で生まれたコンセプトである.

籍学生との討論・実験・解析によって得られたものである。研究の実施に当たり、JST・CREST「太陽光を利用した独創的グリーンエネルギー生成技術の創出」、科研費・平成28年度挑戦的萌芽研究「パワー素子に向けたダイヤモンド/シリコン常温接合とその結晶工学的機構の解明(16K13676)」の委託・補助を受けた。シャープ株式会社より多接合太陽電池用の化合物半導体エピ基板のご提供をいただいた。Si/SiCヘテロ接合の作製・評価は新日本無線株式会社との共同研究である。ダイヤモンド単結晶の接合研究は佐賀大学・嘉数誠教授との共同研究である。

〔文 献〕

- 1) O. Moutanabbir and U. Gösele: *Annu. Rev. Mater. Res.*, **40** (2010) 469.
- 2) S. H. Christiansen, R. Singh and U. Gösele: *Proc. IEEE*, **94** (2006) 2016.
- 3) M. Shimbo, K. Furukawa, K. Fukuda and K. Tanzawa: *J. Appl. Phys.*, **60** (1986) 2987.
- 4) F. Shi, K.-L. Chang, J. Epple, C.-F. Xu, K. Y. Cheng and K. C. Hsieh: *J. Appl. Phys.*, **92** (2002) 7544.
- 5) M. J. Jackson, B. L. Jackson and M. S. Goorsky: *ECS Trans.*, **33** (4) (2010) 375.
- 6) K. Tanabe, K. Watanabe and Y. Arakawa: *Sci. Rep.*, **2** (2012) 349.
- 7) H. Takagi, K. Kikuchi, R. Maeda, T. R. Chung and T. Suga: *Appl. Phys. Lett.*, **68** (1996) 2222.
- 8) M. M. R. Howlader, M. J. Deen and T. Suga: *Jpn. J. Appl. Phys.*, **54** (2015) 030201.
- 9) H. Takagi, R. Maeda, T. R. Chung, N. Hosoda and T. Suga: *Jpn. J. Appl. Phys.*, **37** (1998) 4197.
- 10) H. Takagi, R. Maeda, N. Hosoda and T. Suga: *Jpn. J. Appl. Phys.*, **38** (1999) 1589.
- 11) J. Liang, T. Miyazaki, M. Morimoto, S. Nishida and N. Shigekawa: *J. Appl. Phys.*, **114** (2013) 183703.
- 12) M. M. R. Howlader, T. Watanabe and T. Suga: *J. Appl. Phys.*, **91** (2002) 3062.
- 13) M. M. R. Howlader, T. Watanabe and T. Suga: *J. Vac. Sci. Technol. B*, **19** (2001) 2114.
- 14) J. Liang, T. Miyazaki, M. Morimoto, S. Nishida, N. Watanabe and N. Shigekawa: *Appl. Phys. Express*, **6** (2013) 021801.
- 15) J. Liang, M. Morimoto, S. Nishida and N. Shigekawa: *Phys. Status Solidi C*, **10** (2013) 1644.
- 16) T. Suga, Y. Ishii and N. Hosoda: *IEICE Trans. Elec.*, **E80-C** (1997) 297.
- 17) J. Liang, K. Furuna, M. Matsubara, M. Dhamrin, Y. Nishio and N. Shigekawa: *ECS Trans.*, **75**(9) (2016) 25.
- 18) M. M. R. Howlader, F. Zhang, M. J. Deen, T. Suga and A. Yamauchi: *J. Vac. Sci. Technol. A*, **29** (2011) 021007.
- 19) P. T. Chiu, D. C. Law, R. L. Woo, S. B. Singer, D. Bhusari, W. D. Hong, A. Zakaria, J. Boisvert, S. Mesropian, R. R. King and N. H. Karam: *IEEE J. Photovoltaics*, **4** (2014) 493.
- 20) N. Shigekawa, J. Liang, N. Watanabe and A. Yamamoto: *Phys. Status Solidi C*, **11** (2014) 644.
- 21) N. Shigekawa, M. Morimoto, S. Nishida and J. Liang: *Jpn. J. Appl. Phys.*, **53** (2014) 04ER05.
- 22) N. Shigekawa, J. Liang, R. Onitsuka, T. Agui, H. Juso and T. Takamoto: *Jpn. J. Appl. Phys.*, **54** (2015) 08KE03.
- 23) J. Liang, S. Nishida, T. Hayashi, M. Arai and N. Shigekawa: *Appl. Phys. Lett.*, **105** (2014) 151607.
- 24) J. Liang, S. Nishida, M. Arai and N. Shigekawa: *Appl. Phys. Lett.*, **104** (2014) 161604.
- 25) S. Nishida, J. Liang, T. Hayashi, M. Arai and N. Shigekawa: *Jpn. J. Appl. Phys.*, **54** (2015) 030210.
- 26) J. Liang, S. Nishida, M. Arai and N. Shigekawa: *J. Appl. Phys.*, **120** (2016) 034504.
- 27) J. Liang, S. Shimizu, S. Nishida, N. Shigekawa and M. Arai: *ECS Solid State Lett.*, **4** (2015) Q55.
- 28) J. Liang, S. Masuya, M. Kasu and N. Shigekawa: *Appl. Phys. Lett.*, **110** (2017) 111603.
- 29) M. Morimoto, J. Liang, S. Nishida and N. Shigekawa: *Jpn. J. Appl. Phys.*, **54** (2015) 030212.
- 30) S. Bengtsson, G. I. Andersson, M. O. Andersson and O. Engstrom: *J. Appl. Phys.*, **72** (1992) 124.
- 31) L. Chai, J. Liang and N. Shigekawa: *Jpn. J. Appl. Phys.*, **55** (2016) 068002.
- 32) T. Takamoto, M. Kaneiwa, M. Imaizumi and M. Yamaguchi: *Prog. Photovolt: Res. Appl.*, **13** (2005) 495.
- 33) K. Derendorf, S. Essig, E. Oliva, V. Klinger, T. Roesener, S. P. Philipps, J. Benick, M. Hermle, M. Schachtner, G. Siefert, W. Jager and F. Dimroth: *IEEE J. Photovoltaics*, **3** (2013) 1423.
- 34) National Center for Photovoltaics, *Best Research-Cell Efficiencies*, <https://www.nrel.gov/pv/assets/images/efficiency-chart.png> (Last accessed: 2017-09-21)
- 35) J. Liang, S. Nishida, M. Morimoto and N. Shigekawa: *Elec. Lett.*, **49** (2013) 830.
- 36) J. Liang, L. Chai, S. Nishida, M. Morimoto and N. Shigekawa: *Jpn. J. Appl. Phys.*, **54** (2015) 030211.
- 37) W. Shockley and H. J. Queisser: *J. Appl. Phys.*, **32** (1961) 510.
- 38) See, for example, *Semiconductors on NSM*, <http://www.ioffe.ru/SVA/NSM/Semicond/> (Last accessed: 2017-09-21)
- 39) M. R. Jennings, A. Pérez-Tomás, O. J. Guy, R. Hammond, S. E. Burrows, P. M. Gammon, M. Lodzinski, J. A. Covington and P. A. Mawby: *Electrochem. Solid St.*, **11** (2008) H306.