

THE IEICE TRANSACTIONS ON ELECTRONICS (JAPANESE EDITION)

IEICE 電子情報通信学会
論文誌 エレクトロニクス

VOL. J103-C NO. 7

JULY 2020

本PDFの扱いは、電子情報通信学会著作権規定に従うこと。
なお、本PDFは研究教育目的（非営利）に限り、著者が第三者に直接配布することができる。著者以外からの配布は禁じられている。

エレクトロニクスソサイエティ

一般社団法人 **電子情報通信学会**

THE ELECTRONICS SOCIETY

THE INSTITUTE OF ELECTRONICS, INFORMATION AND COMMUNICATION ENGINEERS

半導体基板の常温直接接合技術

重川 直輝^{†a)} 梁 劍波[†]

Low-Temperature Direct Bonding Technologies of Semiconductor Substrates

Naoteru SHIGEKAWA^{†a)} and Jianbo LIANG[†]

あらまし 常温直接接合技術の一種である表面活性化接合法を用いることにより、様々な異種材料の接合界面が形成されている。我々は結晶成長技術では実現困難と考えられる異種半導体基板同士の直接接合、半導体とダイヤモンドの直接接合等を実現しそれらのデバイス応用可能性を探索している。本論文では接合後の熱処理による半導体/半導体接合界面の結晶性の改善効果（アモルファス層の再結晶化）、電気特性の改善効果（界面準位密度の低減、界面抵抗の低減）、化合物半導体/Si 多接合太陽電池への応用、Si 及び Al とダイヤモンドの直接接合の耐熱性解明の結果を議論し、今後の可能性を展望する。

キーワード 常温直接接合、ヘテロ接合、多接合太陽電池、ダイヤモンド直接接合

1. まえがき

異種半導体接合（ヘテロ接合）のバンド構造を最適に設計することにより、高周波、高出力電子デバイス、発光、受光素子等の様々な機能デバイスが実現されている。実用化されているヘテロ接合デバイスのほとんどは、結晶成長上の制約のために、結晶構造・対称性が同じであり更に格子定数の近い半導体材料から構成されている。これらの制約なしでヘテロ接合を形成することができれば、設計上の自由度が広がり、現状を凌ぐ高性能なデバイスの実現が期待される [1]。

結晶成長技術の限界を打破し得る技術として異種材料接合（貼り合せ）が注目され、結晶成長では実現困難と思われるヘテロ接合が実現されている [1], [2]。典型的な貼り合せの手法として、試料表面の自然酸化膜をウェットプロセスで除去後に接合するという「直接接合法」[3]~[6]が知られている。この方法は比較的簡便であるものの、接合界面の電気特性改善のために接合後に結晶成長温度以上の高温での熱処理が必要という課題がある。

「超真空中で試料表面に Ar 等の高速原子ビームを照射することで表面の自然酸化膜を除去し、未結合手

を露出させる（表面活性化）。そのまま真空を維持した状態で試料同士を荷重をかけて接合する」という表面活性化接合（Surface-Activated Bonding, SAB）法が注目されている（図 1）[7], [8]。直接接合法と比較して SAB 法にはドライプロセスであること、低温（常温）での異種材料貼り合せが可能であること、という特徴がある。これまで、Si/Si 接合 [7], [9]~[11], Si/InP 接合 [12], Si/GaAs 接合 [13], [14], Si/InGaP 接合 [15] 等の同種・異種半導体の貼り合せ、Al/Si 接合 [16], [17] 等の金属（箔）と半導体の貼り合せ、Cu/Au 接合 [18] 等の金属同士の貼り合せが実現され、3 次元 LSI [8] や化合物半導体多接合太陽電池 [19] への応用研究が進められている。

我々は、次世代の創エネルギーデバイス、省エネルギーデバイスを実現する手段としての SAB 法に着目し、デバイスプロセスへの SAB 法の導入の可能性を探索している。具体的には、(1) 電気特性等の接合界面の基礎物性評価 [11], [14], [15], [20]~[24], (2) 高効率と低コストを両立する Si 上化合物半導体多接合太

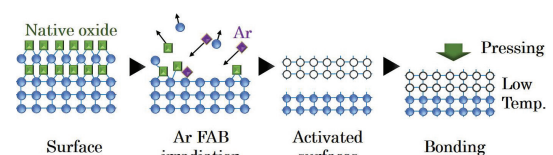


図 1 表面活性化接合法のメカニズム

[†] 大阪市立大学大学院工学研究科, 大阪市

Graduate School of Engineering, Osaka City University, 3-3-138 Sugimoto, Sumiyoshi-ku, Osaka-shi, 558-8585 Japan

a) E-mail: shigekawa@eng.osaka-cu.ac.jp

陽電池 [25]~[27], (3) 機能集積, 放熱特性改善を目指すダイヤモンド単結晶と各種半導体, 金属の貼り合せ [28]~[32], (4) 高周波・高耐圧でのデバイス動作を目標とするワイドギャップ・ナローギャップヘテロ接合 (GaN/GaAs 接合, SiC/Si 接合等) [33]~[38], (5) 金属箔の直接接合による厚膜低損失高周波線路 [39], の研究を行っている. 常温での接合が可能であることは SAB 法の大きなメリットである. 一方で SAB 法のデバイスプロセス技術への導入を可能にするためには, 接合界面がオーミック電極形成, 接合試料上の成膜等, 熱処理を伴う様々な工程に耐えることが必要である. 接合界面の結晶性の改善にも熱処理は有効と考えられる. これらのことから接合界面の耐熱性は重要な技術課題となる. 本論文では, この点に留意しながら上記のうち (1)~(3) の進捗を紹介するとともに今後の発展を展望する. なお, 本研究で使用した貼り合せ試料は, チャンバ内の到達真空度 $<1E-5$ Pa において, 加速電圧 1-2 kV の Ar 原子ビームを用いて表面活性化し, 荷重 1-10 MPa という条件で常温で貼り合わせることで作製した.

2. 接合界面の電気特性

2.1 Si/Si 接合の電気特性に対する熱処理効果

SAB 法により作製した Si/Si 接合を窒素雰囲気中で 1000°C で 10 分間熱処理し, 界面の断面 TEM (Transmission Electron Microscope) 観察を行った. 結果を熱処理前の界面の断面 TEM 像と合わせて図 2 に示す. 接合直後の界面には厚さ 7-8 nm のアモルファス層が形成され, 熱処理によってアモルファス層が再結晶化していることが分かる [20]. 接合界面におけるアモルファス層の形成と熱処理に依る消失は高木等の報告 [10] と合致する.

接合界面にアモルファス層が形成されることから,

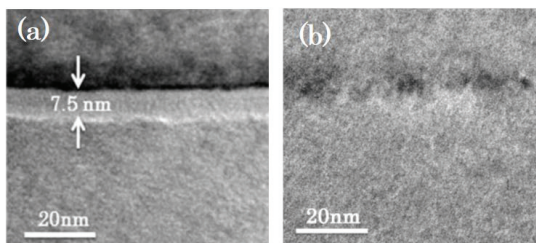


図 2 Si/Si 接合界面の断面 TEM 像. (a) 熱処理前, (b) 1000°C , 10 分間熱処理後

界面付近にバンドギャップ内準位が形成され, それが接合の電気特性に影響を及ぼすと予測される. 接合後の熱処理によるアモルファス層の再結晶化に伴い, 界面の電気特性も改善されると考えられる. 我々はバンドギャップ内準位は接合界面に局在すると仮定し, 電荷中性点モデル [40] を用いて熱処理が接合界面の電気特性に及ぼす効果を議論した.

電荷中性点モデルにおいては, バンドギャップ内の電荷中性点よりも低エネルギーに位置する界面準位は, 電子をトラップしているときは中性であり, 電子をトラップしていないときは正電荷となる (ドナーライクなトラップ). 一方, バンドギャップ内の電荷中性点よりも高エネルギーに位置する界面準位は, 電子をトラップしているときは負電荷となり, 電子をトラップしていないときは電的に中性である (アクセプターライクなトラップ). したがって, 電荷中性点と界面のフェルミ準位の上下関係により, 界面に正ないし負の電荷が発生する. p 型半導体同士の接合においては, 通常, 界面におけるフェルミ準位は電荷中性点よりも低い位置にあるため, 界面には正の電荷が存在する. その結果, 接合界面付近には空乏層 (負の空間電荷) すなわちホールに対するポテンシャル障壁が形成され, 界面抵抗が生ずる (図 3(a)). 一方 n 型半導体同士の接合においては界面には負の電荷が存在する. その結果, 接合界面付近に空乏層 (正の空間電荷) すなわち電子に対するポテンシャル障壁が形成される.

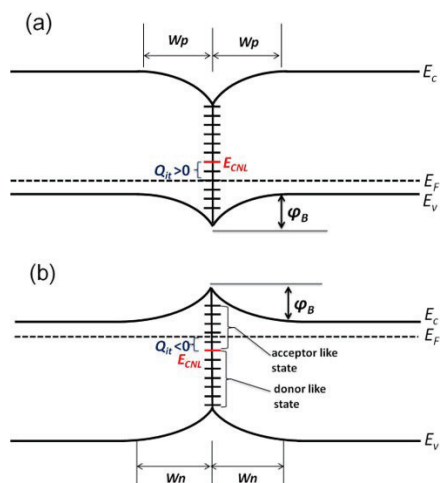


図 3 電荷中性点モデルに基づく (a) p 型半導体同士の接合, 及び (b) n 型半導体同士の接合のバンドラインナップ

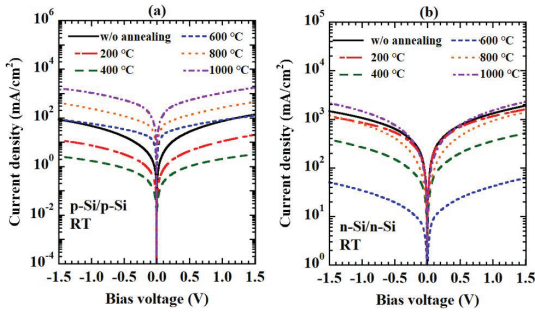


図4 (a)p-Si/p-Si 接合の I-V 特性の熱処理温度依存性, (b)n-Si/n-Si 接合の I-V 特性の熱処理温度依存性

したがって p 型半導体同士の接合同様に界面抵抗が生ずる (図 3(b)).

p-Si (100) 基板 (アクセプター濃度 $2.4 \times 10^{17} \text{ cm}^{-3}$) 同士, n-Si (100) 基板 (ドナー濃度 $4.8 \times 10^{16} \text{ cm}^{-3}$) 同士を貼り合わせるにより p-Si/p-Si 接合, n-Si/n-Si 接合を作製し, 熱処理温度と電流-電圧 (I-V) 特性の関係を調べた [20]. 室温における I-V 特性の熱処理温度依存性を図 4(a) 及び 4(b) に示す. I-V 特性は熱処理によって大きく変化している. この結果は, 接合界面にバリア障壁が形成され, その高さが熱処理によって著しく変化することを意味する.

電荷中性点モデルに加えて以下の仮定を用いることにより定量的な解析を行い, p-Si/p-Si 接合界面, n-Si/n-Si 接合界面におけるポテンシャル障壁高さ, 界面準位密度を求めた.

- 電荷中性点の位置及び界面準位密度は, 貼り合せ条件及び熱処理条件に依存し, 基板の不純物濃度, 極性には依存しない.

- 界面準位密度はバンドギャップ内でのエネルギー位置に依らず一定である.

- バイアス電圧 0 V における接合界面のコンダクタンスは, ポテンシャル障壁高さから thermionic emission モデルにより決定される.

解析結果を図 5 に示す. 事前の予測どおり, 界面準位密度が $1 \times 10^{13} \text{ cm}^{-2} \text{ eV}^{-1}$ (熱処理前) から $2 \times 10^{12} \text{ cm}^{-2} \text{ eV}^{-1}$ (1000 °C 熱処理後) まで低下している. 我々は同様の手法で p-GaAs/p-GaAs 接合, n-GaAs/n-GaAs 接合の電気特性を評価し, GaAs/GaAs 接合においても Si/Si 接合同様に熱処理によって界面準位密度が低下することを示した [21].

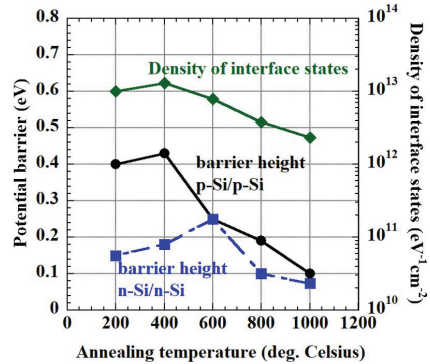


図5 p-Si/p-Si 接合界面, n-Si/n-Si 接合界面におけるポテンシャル障壁高さ及び界面準位密度の熱処理温度依存性

2.2 低界面抵抗 GaAs/Si 接合の実現

SAB 法により化合物半導体太陽電池と Si 太陽電池を積層することにより, 高効率かつ低コストな多接合太陽電池の実現が期待される. 太陽電池において高い変換効率を実現するためには, その直列抵抗 (シリーズ抵抗) の低減が必要不可欠である. 多接合太陽電池作製に先立つ予備検討として, Si と化合物半導体の接合において, 接合層の不純物濃度, 接合後の熱処理が界面抵抗低減に及ぼす効果を調べた [22], [23].

不純物濃度, 極性の異なる種々の基板, エピ層 (Si, GaAs, InGaP) から pn 接合を作製し I-V 特性を測定した. 接合界面の抵抗と実効不純物濃関係を図 6(a) に示す (p 層のアクセプター濃度, n 層のドナー濃度). 接合層の不純物濃度を高めることで pn 接合の空乏層幅が減少し界面抵抗が低下する. 不純物濃度が 10^{19} cm^{-3} 以上の高濃度層同士を接合することにより $0.1 \Omega \text{ cm}^2$ 程度の低界面抵抗を実現することが可能となる [22]. 更に, n^+ -GaAs (ドナー濃度 $1 \times 10^{19} \text{ cm}^{-3}$)/ n^+ -Si (同 $2 \times 10^{19} \text{ cm}^{-3}$) 接合において界面抵抗の熱処理温度依存性を評価した. 熱処理温度の上昇により界面抵抗は低下し, 400 °C での熱処理により $0.074 \Omega \text{ cm}^2$ を得た (図 6(b)) [23].

標準的な模擬太陽光スペクトル (Air Mass 1.5G/1 sun) を用いると, Si 上の 2 接合太陽電池で発生する電流は最適なバンドギャップのトップセルを用いた理想的な場合で 22 mA/cm^2 と求まる. 界面抵抗 $0.1 \Omega \text{ cm}^2$ の場合, 抵抗に起因する損失は $4.8 \times 10^{-2} \text{ mW/cm}^2$ と見積もられる. この値は模擬太陽光の入射強度 100 mW/cm^2 と比較して著しく小さく, 従って今回得られた界面抵抗値は, 太陽光を絞り込まない非集光

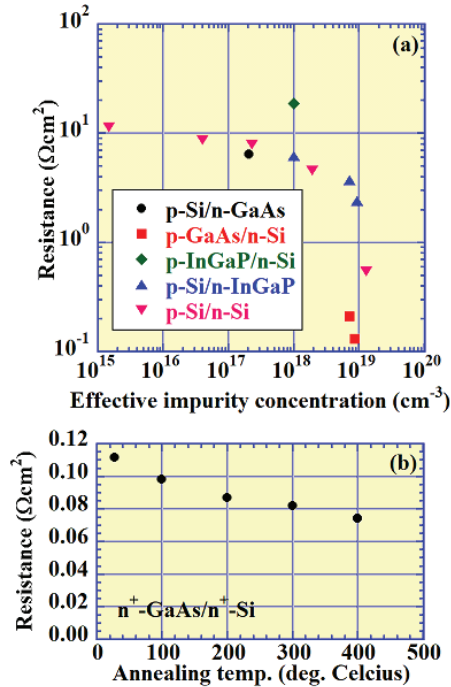


図6 (a)異なる不純物濃度のIII-V/Si接合の界面抵抗の実効的不純物濃度依存性, (b) n^+ -GaAs/ n^+ -Si接合の界面抵抗の熱処理温度依存性

動作を前提とすると許容範囲内にある物と考えられる。

2.3 GaAs/Si接合界面の硬X線光電子分光評価

GaAs(100)基板上に結晶成長したGaAs/InGaPエピタキシャル層とSi(100)基板を接合し、窒素雰囲気中で 400°C 、1分間の熱処理を行った。更に選択エッチングによりGaAs基板とInGaP層を除去し、GaAs薄層(厚さ10 nm)/Si接合を形成した。Spring-8のBL47XUを用いた硬X線光電子分光により、熱処理を行っていない接合試料と行った接合試料のAs $2p_{3/2}$ 軌道による光電子スペクトルを測定した[24]。

得られたスペクトルをVoigt関数を用いたfitting結果とともに図7(a)及び(b)に示す。As-Ga結合、As-O結合の寄与に対応する二つのピークが認められ、熱処理によりAs-O/As-Ga比が減少(As-O信号強度が低下)している。我々はGa $2p_{3/2}$ 光電子スペクトルも同様の傾向を示すことを確認している。熱処理の有無によるGaAs/Si接合界面の断面TEM像を図7(c)及び(d)に示す。接合時に界面に形成される遷移層が熱処理により再結晶化していることが分かる。光電子スペクトルの変化は遷移層の再結晶化に対応していると考えられる。窒素雰囲気中の残留酸素によって、

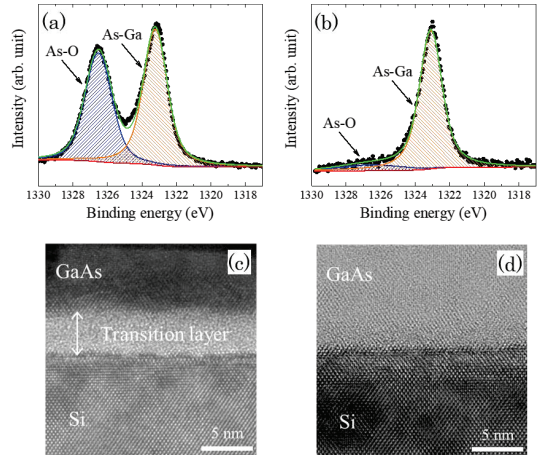


図7 (a)熱処理前のGaAs/Si接合におけるGa $2p_{3/2}$ 光電子スペクトル, (b) 400°C 、1分間の熱処理後のGaAs/Si接合におけるGa $2p_{3/2}$ 光電子スペクトル, (c)熱処理前のGaAs/Si接合界面の断面TEM像, (d) 400°C 、1分間の熱処理後のGaAs/Si接合界面の断面TEM像

熱処理によりGaAs基板表面の自然酸化膜の膜厚が増加することを考慮すると、今回の結果はGaAs/Si接合界面に高密度に酸素を含む遷移層が形成されており、それが熱処理によって薄層化していることを意味する。このような熱処理による界面の結晶性の改善が界面抵抗の低下をもたらしていると考えられる。

3. InGaP/GaAs/Si 3接合太陽電池

p-Si(100)基板へのP及びBイオン注入及び活性化アニールにより簡易的なSiボトムセル構造を作製した。GaAs基板上にMOCVD法によりn-on-p InGaP/GaAs 2接合太陽電池構造を結晶成長した。これらをSAB法により接合しInGaP/GaAs/Si 3接合太陽電池構造を作製した。GaAs基板除去、露出したエピ層表面へのくし形エミッタ電極形成、メサエッチング、反射防止膜形成、Si基板裏面へのベース電極形成を経てInGaP/GaAs/Si 3接合太陽電池を作製した[27]。

5mm角の3接合太陽電池のAir Mass 1.5G/1 sunの条件で測定したI-V特性を図8(a)に示す。変換効率の実測値は25.5%である。シャドウロス等の寄生因子の効果を除くことにより $\approx 26\%$ と推定される。詳細釣り合いの原理[41]にもとづくInGaP/GaAs/Si 3接合太陽電池の変換効率の理想値は35%と求められ、測定結果と理想値との間には9ポイントの相違がある。

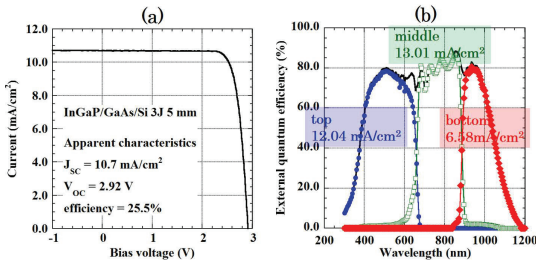


図 8 InGaP/GaAs/Si 3 接合太陽電池の (a)I-V 特性, (b) 分光感度特性

この太陽電池の外部量子効率スペクトルを図 8(b) に示す。同図中には Air Mass 1.5G/1 sun に相当する入射光に対して各サブセルで発生する電流値をあわせて示している。Si ボトムセルで発生する電流値がトップセル, ミドルセルで発生する電流値を下回っている。変換効率を理想値に近づけるためには, Si ボトムセルの構造を見直し, 同サブセルで発生する電流を増加させることが必要である [43]。

4. ダイヤモンドと異種材料の接合

SAB によりダイヤモンド単結晶と Si を中間層を用いることなく直接接合することに成功した。Ar ビーム照射のみを行ったダイヤモンド表面の X 線光電子分光 (X-ray Photoemission Spectroscopy, XPS) 測定及び接合界面の電子エネルギー損失分光測定により, Ar 照射によりダイヤモンド表面にアモルファス層が形成されることが分かった [28]。同層が接合の実現に重要な役割を果たしている物と考えられる。

我々は更に, 接合が 1000 °C の熱処理に耐えることを実証した [29], [31]。熱処理前後の接合界面の断面 TEM 像を図 9(a) 及び図 9(b) に示す。ダイヤモンドと Si 間の大きな熱膨張係数差にもかかわらず, 熱処理後も接合が維持されている。熱処理後の界面には厚さ 4 nm の遷移層が形成されている。

ダイヤモンド/Si 直接接合の Si 基板を研磨及びウェットエッチングにより除去し, ダイヤモンド表面を露出させその XPS 測定を行った。Si 2p 軌道に由来する XPS スペクトルを図 9(c) 及び図 9(d) に示す。未熱処理接合から作成されたダイヤモンド表面からは Si 2p 軌道の信号は得られなかった (図 9(c))。一方, 熱処理後のダイヤモンド表面からは Si 2p 軌道に由来する XPS 信号が得られた (図 9(d))。熱処理を経たダイヤモンド表面の XPS スペクトルは熱処理による接合界面に

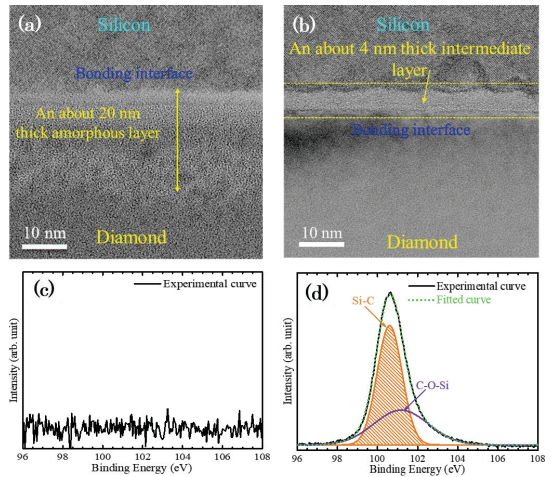


図 9 ダイヤモンド/Si 接合界面の断面 TEM 像 ((a) 熱処理前, (b)1000 °C 熱処理後)。ダイヤモンド/Si 接合の Si 基板を除去し露出したダイヤモンド表面の Si 2p XPS スペクトル ((c) 熱処理前, (d)1000 °C 熱処理後)

Si-C 結合が存在することを意味する。熱処理後の界面に見出された遷移層は SiC 混晶層であると考えられる。

我々は Si 基板上に直接接合されたダイヤモンド単結晶上に FET 層の結晶成長を行い, 素子プロセスを経て Si 基板に接合されたダイヤモンド FET を作製した。作製した FET のチップ写真及びゲート長 3 μm の FET の I-V 特性を図 10 に示す。しきい値電圧 ≈8 V, 相互コンダクタンス ≈5 mS/mm というダイヤモンド FET として典型的な特性が得られた。これらの結果は, ダイヤモンドエピタキシャル成長, その後の素子プロセスという実用に耐えるダイヤモンド/Si 接合が実現されていることを意味する。熱処理時の界面反応によって形成される遷移層 (SiC 混晶層) はダイヤモンドと Si の中間的な物性を示し, 両者の熱膨張係数差の効果を緩和することで高耐熱性を備える接合界面が実現されたものと考えられる。

我々は Al と多結晶ダイヤモンド基板の接合を実現し耐熱性の検証を行った [30]。接合界面の断面 TEM 像の熱処理温度依存性を図 11 に示す。図 11(d) から分かるように, Al の融点 (660 °C) 付近の温度 (600 °C) での熱処理後も接合が保持されている。熱処理前の界面には Si/ダイヤモンド界面と同様にアモルファス層が形成されている (図 11(a))。高温での熱処理によりアモルファス層は薄層化し, 600 °C での熱処理によ

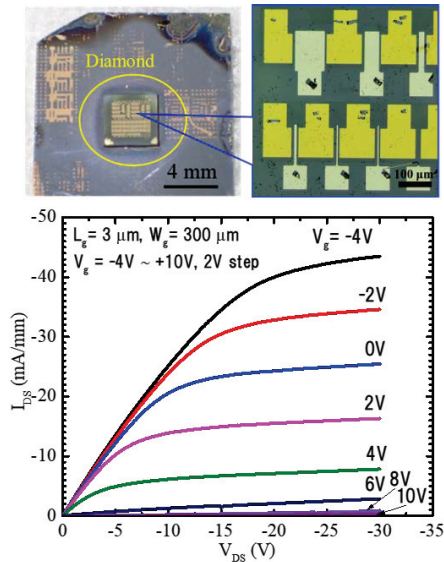


図 10 Si 基板上に直接接合されたダイヤモンド上に形成されたダイヤモンド FET のチップ写真及び I-V 特性

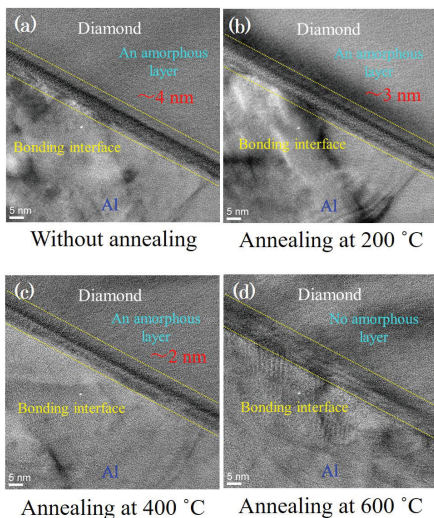


図 11 Al/多結晶ダイヤモンド接合界面の断面 TEM 像。(a) 熱処理前, (b) 200°C 熱処理後, (c) 400°C 熱処理後, (d) 600°C 熱処理後

り観測されなくなった。我々は Cu と多結晶ダイヤモンド基板との接合も実現し、接合界面の耐熱性を確認している [32]。今度、Si 以外の半導体とダイヤモンドとの直接接合へと研究を展開することで、熱伝導性、耐熱性に優れるダイヤモンド基板をヒートスプレッドとする「直接接合による素子/ダイヤモンド/ヒートシンクモジュール」の実現が期待される。

5. むすび

本論文では、我々のグループで進めている SAB を用いた半導体と異種材料の直接接合研究の一端を紹介した。SAB に代表される直接接合法により、従来は作製困難であった半導体ヘテロ接合、半導体/ダイヤモンド直接接合が作製可能となった。接合後の熱処理によって直接接合界面の結晶性、電気特性が改善することを指摘し、直接接合法が低コストな Si 上多接合太陽電池を実現する上で有用な技術であることを示した。更に、Si/ダイヤモンド接合界面が両者の熱膨張係数差にもかかわらず素子プロセスと両立可能な耐熱性を有することを見出し、そのメカニズムについて考察した。今後、直接接合の進展とデバイスプロセスの低温化により、他の手法では困難と思われる素子、モジュールの実現が期待される。

謝辞 本論文で紹介する成果は当研究室の卒業生、在籍学生との討論・実験・解析によって得られたものである。研究の実施にあたり、JST・CREST「太陽光を利用した独創的クリーンエネルギー生成技術の創出」、NEDO「高性能・高信頼性太陽光発電の発電コスト低減技術開発」、科研費・平成 28 年度挑戦的萌芽研究「パワー素子に向けたダイヤモンド/シリコン常温接合とその結晶工学的機構の解明 (16K13676)」, 同・平成 30 年度挑戦的研究 (萌芽)「高効率素子に向けたワイドギャップ半導体/ダイヤモンド直接接合及び界面相構造の解明」(18K19034) の委託・補助を受けた。シャープ株式会社より多接合太陽電池用の化合物半導体エピ基板のご提供をいただいた。ダイヤモンドと異種材料の接合は佐賀大学・嘉数誠教授、英国ブリストル大学・Martin Kuball 教授、アダマンド並木精密宝石 (株) との共同研究である。Al/ダイヤモンド断面 TEM 観察にあたり、京都大学化学研究所・倉田博基教授のご支援を頂いた。ダイヤモンド表面の XPS 測定にあたり、大阪市立大学工学研究科・辻幸一教授のご支援を頂いた。

文 献

- [1] O. Moutanabbir and U. Gösele, "Heterogeneous integration of compound semiconductors," *Annu. Rev. Mater. Res.*, vol.40, pp.469-500, April 2010.
- [2] S.H. Christiansen, R. Singh, and U. Gösele, "Wafer direct bonding: From advanced substrate engineering to future applications in Micro/Nanoelectronics," *Proc. IEEE*, vol.94, no.12, pp.2060-2106, 2006.
- [3] M. Shimbo, K. Furukawa, K. Fukuda, and K.

- Tanzawa, "Silicon-to-silicon direct bonding method," *J. Appl. Phys.*, vol.60, no.8, pp.2987–2989, Oct. 1986.
- [4] F. Shi, K.-L. Chang, J. Epple, C.-F. Xu, K.Y. Cheng, and K.C. Hsieh, "Characterization of GaAs-based n-n and p-n interface junctions prepared by direct wafer bonding," *J. Appl. Phys.*, vol.92, no.12, pp.7544–7549, Dec. 2002.
- [5] M.J. Jackson, B.L. Jackson, and M.S. Goorsky, "Investigation of sulfur passivation treatments for direct wafer bonding of III-V materials," *ECS Trans.*, vol.33, no.4, pp.375–382, 2010.
- [6] K. Tanabe, K. Watanabe, and Y. Arakawa, "III-V/Si hybrid photonic devices by direct fusion bonding," *Sci. Rep.*, vol.2, pp.349–354, 2012.
- [7] H. Takagi, K. Kikuchi, R. Maeda, T.R. Chung, and T. Suga, "Surface activated bonding of silicon wafers at room temperature," *Appl. Phys. Lett.*, vol.68, no.16, pp.2222–2224, April 1996.
- [8] M.M.R. Howlader, M.J. Deen, and T. Suga, "Nanobonding: A key technology for emerging applications in health and environmental sciences," *Jpn. J. Appl. Phys.*, vol.54, pp.030201-1-030201-10, 2015.
- [9] H. Takagi, R. Maeda, T.R. Chung, N. Hosoda, and T. Suga, "Effect of surface roughness on room-temperature wafer bonding by ar beam surface activation," *Jpn. J. Appl. Phys.*, vol.37, no.7, pp.4197–4203, July 1998.
- [10] H. Takagi, R. Maeda, N. Hosoda, and T. Suga, "Transmission electron microscope observations of Si/Si interface bonded at room temperature by ar beam surface activation," *Jpn. J. Appl. Phys.*, vol.38, no.3A, pp.1589–1594, March 1999.
- [11] J. Liang, T. Miyazaki, M. Morimoto, S. Nishida, and N. Shigekawa, "Electrical properties of Si/Si interfaces by using surface-activated bonding," *J. Appl. Phys.*, vol.114, no.18, pp.183703-1-183703-6, 2013.
- [12] M.M.R. Howlader, T. Watanabe, and T. Suga, "Characterization of the bonding strength and interface current of p-Si/n-InP wafers bonded by surface activated bonding method at room temperature," *J. Appl. Phys.*, vol.91, no.5, pp.3062–3066, May 2002.
- [13] M.M.R. Howlader, T. Watanabe, and T. Suga, "Investigation of the bonding strength and interface current of p-Si/n-GaAs wafers bonded by surface activated bonding at room temperature," *J. Vac. Sci. Technol. B*, vol.19, no.6, pp.2114–2118, Nov./Dec. 2001.
- [14] J. Liang, T. Miyazaki, M. Morimoto, S. Nishida, N. Watanabe, and N. Shigekawa, "Electrical properties of p-Si/n-GaAs heterojunctions by using surface-activated bonding," *Appl. Phys. Express*, vol.6, pp.021801-1-021801-3, 2013.
- [15] J. Liang, M. Morimoto, S. Nishida, and N. Shigekawa, "Band structures of Si/InGaP heterojunctions by using surface-activated bonding," *Phys. Status Solidi C*, vol.10, no.11, pp.1644–1647, 2013.
- [16] T. Suga, Y. Ishii, and N. Hosoda, "Microassembly system for integration of MEMS using the surface activated bonding method," *IEICE Trans. Elec.*, vol.E80-C, no.2, pp.297–302, Feb. 1997.
- [17] J. Liang, K. Furuna, M. Matsubara, M. Dhamrin, Y. Nishio, and N. Shigekawa, "Ultra-thick metal ohmic contact fabrication using surface activated bonding," *ECS Trans.*, vol.75, no.9, pp.25–32, 2016.
- [18] M.M.R. Howlader, F. Zhang, M.J. Deen, T. Suga, and A. Yamauchi, "Surface activated bonding of copper through silicon vias and gold stud bumps at room temperature," *J. Vac. Sci. Technol. A*, vol.29, no.2, pp.021007-1-021007-7, 2011.
- [19] P.T. Chiu, D.C. Law, R.L. Woo, S.B. Singer, D. Bhusari, W.D. Hong, A. Zakaria, J. Boisvert, S. Mesropian, R.R. King, and N.H. Karam, "Direct semiconductor bonded 5J cell for space and terrestrial applications," *IEEE J. Photovoltaics*, vol.4, no.1, pp.493–497, Jan. 2014.
- [20] M. Morimoto, J. Liang, S. Nishida, and N. Shigekawa, "Effects of annealing on electrical properties of Si/Si junctions by surface-activated bonding," *Jpn. J. Appl. Phys.*, vol.54, pp.030212-1-030212-5, 2015.
- [21] L. Chai, J. Liang, and N. Shigekawa, "Effects of annealing on the electrical characteristics of GaAs/GaAs junctions by surface activated bonding," *Jpn. J. Appl. Phys.*, vol.55, pp.068002-1-068002-3, 2016.
- [22] J. Liang, S. Nishida, M. Morimoto, and N. Shigekawa, "Surface-activating-bonding-based low resistance Si/III-V junctions," *Elec. Lett.*, vol.49, no.13, pp.830–832, 2013.
- [23] J. Liang, L. Chai, S. Nishida, M. Morimoto, and N. Shigekawa, "Investigation on the interface resistance of Si/GaAs heterojunctions fabricated by surface-activated bonding," *Jpn. J. Appl. Phys.*, vol.54, pp.030211-1-030211-5, 2015.
- [24] S. Yamajo, S. Yoon, J. Liang, H. Sodabanlu, K. Watanabe, M. Sugiyama, A. Yasui, E. Ikenaga, and N. Shigekawa, "Hard X-ray photoelectron spectroscopy investigation of annealing effects on buried oxide in GaAs/Si junctions by surface-activated bonding," *Appl. Surf. Sci.*, vol.473, pp.627–632, 2019.
- [25] N. Shigekawa, J. Liang, N. Watanabe, and A. Yamamoto, "Fabrication of nitride/Si tandem cell structures with low environmental burden by surface activated bonding," *Physica Status Solidi C*, vol.11, no.3-4, pp.644–647, 2014.
- [26] N. Shigekawa, M. Morimoto, S. Nishida, and J. Liang, "Surface-activated-bonding-based InGaP-on-Si double-junction cells," *Jpn. J. Appl. Phys.*, vol.53, pp.04ER05-1-04ER05-4, 2014.
- [27] N. Shigekawa, J. Liang, R. Onitsuka, T. Agui,

- H. Juso, and T. Takamoto, "Current-voltage and spectral-response characteristics of surface-activated-bonding-based InGaP/GaAs/Si hybrid triple-junction cells," *Jpn. J. Appl. Phys.*, vol.54, pp.08KE03-1-08KE03-5, 2015.
- [28] J. Liang, S. Masuya, M. Kasu, and N. Shigekawa, "Realization of direct bonding of single crystal diamond and Si substrates," *Appl. Phys. Lett.*, vol.110, pp.111603-1-111603-4, 2017.
- [29] J. Liang, S. Masuya, S. Kim, T. Oishi, M. Kasu, and N. Shigekawa, "Stability of diamond/Si bonding interface during device fabrication process," *Appl. Phys. Express*, vol.12, pp.016501-1-016501-5, 2019.
- [30] J. Liang, S. Yamajo, M. Kuball, and N. Shigekawa, "Room-temperature direct bonding of diamond and Al," *Scripta Materialia*, vol.159, pp.58-61, 2019.
- [31] J. Liang, Y. Zhou, S. Masuya, F. Guemann, M. Singh, J. Pomeroy, S. Kim, M. Kuball, M. Kasu, and N. Shigekawa, "Annealing effect of surface-activated bonded diamond/Si interface," *Diamond and Related Materials*, vol.93, pp.187-192, 2019.
- [32] S. Kanda, S. Masuya, M. Kasu, N. Shigekawa, and J. Liang, "Fabrication of Diamond/Cu direct bonding for power device application," in *Abstracts of 2019 6th International Workshop on Low Temperature Bonding for 3D Integration (LTB-3D 2019)*, Kanazawa, Japan, May 21-25, 2019. DOI: 10.23919/LTB-3D.2019.8735136
- [33] J. Liang, S. Nishida, T. Hayashi, M. Arai, and N. Shigekawa, "Effects of interface state charges on the electrical properties of Si/SiC heterojunctions," *Appl. Phys. Lett.*, vol.105, pp.151607-1-151607-4, 2014.
- [34] J. Liang, S. Nishida, M. Arai, and N. Shigekawa, "Effects of thermal annealing process on the electrical properties of p⁺-Si/n-SiC heterojunctions," *Appl. Phys. Lett.*, vol.104, pp.161604-1-161604-4, 2014.
- [35] S. Nishida, J. Liang, T. Hayashi, M. Arai, and N. Shigekawa, "Correlation between the electrical properties of p-Si/n-4H-SiC junctions and concentrations of acceptors in Si," *Jpn. J. Appl. Phys.*, vol.54, pp.030210-1-030210-4, 2015.
- [36] J. Liang, S. Nishida, M. Arai, and N. Shigekawa, "Improved electrical properties of n-n and p-n Si/SiC junctions with thermal annealing treatment," *J. Appl. Phys.*, vol.120, pp.034504-1-034504-7, 2016.
- [37] J. Liang, S. Shimizu, S. Nishida, N. Shigekawa, and M. Arai, "4H-SiC/Si Heterojunction Bipolar Transistors Fabricated by Surface Activated Bonding," *ECS Solid State Lett.*, vol.4, no.11, pp.Q55-Q57, 2015.
- [38] S. Yamajo, J. Liang, and N. Shigekawa, "Analysis of effects of interface-state charges on the electrical characteristics in GaAs/GaN heterojunctions," *Jpn. J. Appl. Phys.*, vol.57, pp.02BE02-1-02BE02-5, 2018.
- [39] K. Matsuura, J. Liang, K. Maezawa, and N. Shigekawa, "Low-loss characteristics of metal-foil-based passive components by surface-activated bonding technologies," *IEEE Trans. Electron Devices*, vol.66, no.9, pp.3946-3952, Sept. 2019.
- [40] S. Bengtsson, G.I. Andersson, M.O. Andersson, and O. Engström, "The bonded unipolar silicon-silicon junction," *J. Appl. Phys.*, vol.72, no.1, pp.124-140, July 1992.
- [41] W. Shockley and H.J. Queisser, "Detailed balance limit of efficiency of pn junction solar cells," *J. Appl. Phys.*, vol.32, no.3, pp.510-519, March 1961.
- [42] T. Takamoto, M. Kaneiwa, M. Imaizumi, and M. Yamaguchi, "InGaP/GaAs-based multijunction solar cells," *Prog. Photovolt: Res. Appl.*, vol.13, pp.495-511, 2005.
- [43] K. Derendorf, S. Essig, E. Oliva, V. Klinger, T. Roesener, S.P. Philipps, J. Benick, M. Hermle, M. Schachtner, G. Siefert, W. Jäger, and F. Dimroth, "Fabrication of GaInP/GaAs//Si Solar cells by surface activated direct wafer bonding," *IEEE J. Photovoltaics*, vol.3, no.4, pp.1423-1428, Oct. 2013.
- (2019年9月13日受付, 2020年2月28日再受付, 6月11日公開)



直輝 川 (正員：シニア会員)



梁 剣波

1984 東京大学理学部物理学科卒。1986 同修士課程了。NTT フォトニクス研究所主幹研究員を経て 2011 大阪市立大学工学研究科教授。化合物半導体ヘテロ接合中のキャリア輸送、異種材料常温直接接合の基礎物性及び素子応用の研究に従事。博士(理学)。電子情報通信学会, 電気学会, 応用物理学会, 日本物理学会, IEEE, IOP (UK), ECS 各会員。

2009 名古屋工業大学工学研究科博士前期課程了。2012 同博士後期課程了。2012 大阪市立大学工学研究科博士研究員, 2015 同講師, 2019 同准教授。異種材料常温直接接合の界面評価及び素子応用の研究に従事。博士(工学)。応用物理学会, IEEE 各会員。